

PAT-NO: JP360055643A  
DOCUMENT-IDENTIFIER: JP 60055643 A  
TITLE: ELECTRODE FORMATION OF SEMICONDUCTOR  
DEVICE  
PUBN-DATE: March 30, 1985

INVENTOR-INFORMATION:  
NAME  
TERUI, YOSHITERU

ASSIGNEE-INFORMATION:  
NAME SEIKO INSTR & ELECTRONICS LTD COUNTRY  
N/A

APPL-NO: JP58163577

APPL-DATE: September 6, 1983

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 438/614, 438/FOR.343

ABSTRACT:

PURPOSE: To improve the workability by elimination of the mask alignment of a metal mask by a method wherein polyimide series resin is applied after a bump junction metal is formed, in electrode formation by the use of a solder ball.

CONSTITUTION: An aluminum wiring 3 is formed on an oxide film 2 of an Si semiconductor wafer 1, being then covered with a final passivation film 4, which is etched for window opening, resulting in the exposure of the wiring 3, and the bump junction metal 5 is formed thereon. Next, the

polyimide series  
resin 6 is applied with a thickness approximately of the  
diameter of the solder  
ball, a window hole being bored in the metal 5 by photo  
process, and the solder  
ball 7 being then put in. This ball 7 does not need to be  
put in by  
positioning, but can be put in a manner of rolling over the  
wafer. Thereafter,  
flux 8 is applied to the metal 5 and the ball 7, which ball  
7 is then heated.  
As a result of heating, the ball 7 turns by the effect of  
the flux 8 into a  
solder electrode 7' formed on the metal 5, and afterwards  
the resin 6 is  
removed.

COPYRIGHT: (C)1985,JPO&Japio

⑫ 公開特許公報 (A) 昭60-55643

⑬ Int. Cl.<sup>4</sup>  
H 01 L 21/92

識別記号 庁内整理番号  
7638-5F

⑭ 公開 昭和60年(1985)3月30日

審査請求 未請求 発明の数 1 (全2頁)

⑮ 発明の名称 半導体装置の電極形成方法

⑯ 特 願 昭58-163577

⑰ 出 願 昭58(1983)9月6日

⑱ 発 明 者 照 井 喜 輝 東京都江東区亀戸6丁目31番1号 株式会社第二精工舎内

⑲ 出 願 人 セイコー電子工業株式 東京都江東区亀戸6丁目31番1号  
会社

⑳ 代 理 人 弁理士 最 上 務

明 細 書

1. 発明の名称 半導体装置の電極形成方法

2. 特許請求の範囲

半導体基板上に設けられた配線金属上の一部にタロム、銅によるパンプ接合金属を形成する工程と、前記半導体基板上にポリイミド系樹脂を厚く塗布しフォトリソプロセスにより主だ穴をあける工程と、前記主だ穴にはんだ球を落すとすと共にきり状にしたフラックスを前記パンプ接合金属につけて、前記はんだ球を加熱形成する工程と、前記ポリイミド系樹脂を取りのぞく工程とからなる半導体装置の電極形成方法。

3. 発明の詳細な説明

本発明は半導体装置の電極形成方法に関するものである。

エロを配線基板に実装する方法として、電極面を配線基板の配線面に対向させるフェースダウンボンディングがあり、前記フェースダウンボンデ

イングを行う手段として、パンプ状のはんだ電極が多く採用されている。

このはんだ電極は、半導体素子がウエハの段階に電気めつき法により形成されるのが一般的である。

電気めつき法は基板電極表面に第1下地金属をスパッタリング及びフォトリソエッチング工程により形成し、第2下地金属をスパッタリングにより形成し、電極形成部以外をレジストでおおい、銅バリ層及びはんだを電気めつき法により形成し、レジストを除去して、第2下地金属をエッチング除去し、リフロー処理を行いパンプ状電極を形成するものである。

この方法は工程が煩雑となり、コストがかさむ欠点があるため、従来のはんだ球による電極形成法が開発された。

この方法は前方法にくらべ、メタルマスクを用いたことにより、下地金属、バリ層の形成において、エッチング工程をなくし、はんだ電極の形成にはリフロー処理のみによりはんだ球をパンプ

状電極に形成することができるもので、作業性の向上、コストの低減がはかられたが、メタルマスクを使用するためマスクの位置合わせがわずかしい欠点をもつ。

本発明は、パンプ接合金属を形成した後ポリイミド系樹脂を塗布することにより、メタルマスクのマスク合わせをなくすることを目的としたものである。

以下本発明の半導体装置の電極形成方法を図面に基づいて詳細に説明する。第1図から第4図は、本発明の半導体装置の電極形成方法の主要製造工程順を示す断面図である。

第1図に示すようにシリコン半導体ウエハ1に選択拡散工程により半導体素子領域を形成した後、酸化膜2上にアルミ配線層3を形成しその上に最終パシベーション膜4をおおひ、配線層3上を微細エッチングして配線層3を露出させその上にパンプ接合金属5を通常の方法で形成する。

第2図に示すようにポリイミド系樹脂6をはんだ球7の直径程度の厚さで塗布し、パンプ接合金属

5上をフォトリソセスにより窓穴をあけ、パンプ接合金属5を露出させる。

第3図に示すように、第2図の工程であつたポリイミド系樹脂の穴にはんだ球7を入れる。このはんだ球7は位置合わせをして入れる必要はなく、ウエハ上を転がすようなかたちでよい。その後、きり状にしたフラックス8をパンプ接合金属5およびはんだ球7に塗布し、パンプ球7を加熱する。

第4図に示すように、加熱の結果、はんだ球7はフラックス8の効果によりパンプ接合金属5上にはんだ電極7'が形成される。その後ポリイミド系樹脂6を取りのぞく。

以上述べた本発明の電極形成方法によれば、従来のはんだ球による電極形成方法に比べ、はんだ球と電極形成位置との位置合わせが不用になる。

この発明は半導体装置のはんだパンプ電極形成に利用して効果を有する。

#### 4. 図面の簡単な説明

- 3 -

- 4 -

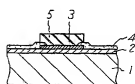
第1図から第4図は本発明の半導体装置の電極形成方法の主要工程順を示す断面図である。

1. .シリコン半導体ウエハ
2. .酸化膜
3. .アルミ配線層
4. .最終パシベーション膜
5. .パンプ接合金属
6. .ポリイミド系樹脂
7. .はんだ球
- 7'. .はんだ電極
8. .フラックス

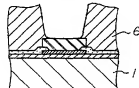
以上

出願人 株式会社第二精工舎  
代理人 井野士 最上 務

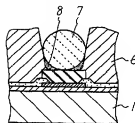
第1図



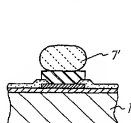
第2図



第3図



第4図



- 5 -

-200-